

## Záróvizsga tematika

### Záróvizsga tárgy neve: Számítógép architektúra

(Számítógép architektúrák alapjai, Korszerű számítógép architektúrák I. és Korszerű számítógép architektúrák II.)

*Szak: Mérnökinformatikus alapképzési szak*

*Specializáció: Big Data és üzleti intelligencia, Felhő szolgáltatási technológiák és IT biztonság*

- 1. Számítási modell, architektúra** (számítási modell fogalma, kapcsolatai, alapvető fajtái, jellemzői, csoportosításuk, a Neumann-féle és az adatfolyam számítási modell; az architektúra fogalma, a processzor szintű logikai és fizikai architektúra, CISC és RISC architektúrák összehasonlítása)
- 2. Az adattér** (fogalma; a memória-tér, virtuális és fizikai memória; a regisztertér és fejlődése: egyszerű, adattípusonként különböző, többszörös regisztertér)
- 3. Az adatmanipulációs fa** (fogalma, szintjei, adattípusok, címzési módok)
- 4. A szekvenciális utasításvégrehajtás menete** (műveleti utasítások, lehívás, tárolás és a feltételes vezérlés-átadási utasítások végrehajtásának sémája)
- 5. Az utasítás- és operandus típusok, állapottér, állapot műveletek** (utasítás- és operandus típusok; architektúrák osztályozása, vegyes és szabályos architektúrák; állapottér, állapot műveletek)
- 6. Az aritmetikai egységek felépítése** (fixpontos összeadó, a szorzás és osztás megvalósítása, a lebegőpontos számok jellemzői és kezelése)
- 7. Vezérlőegység** (az áramköri vezérlőegység és a mikroprogramozott vezérlő jellemzőinek szembeállítása, megvalósításuk és működésük)
- 8. Féelvezetős táruk** (jellemzőik, csoportosításuk, statikus és dinamikus RAM-ok jellemzői, DRAM típusok, működésük, időzítések, olvasási ciklus)
- 9. Gyorsító táruk** (típusai, jellemzői, szervezési alternatívák, visszakeresés módja, többszintű cache-ek, optimális paraméterek, helyettesítési stratégiák, valós és virtuális tagging)
- 10. Virtuális tárkezelés** (logikai, fizikai és virtuális címtér fogalma, lapozás, szegmentálás, lapozásos szegmentálás, külső és belső elaprózódás és kezelése, a TLB szerepe)
- 11. Külső buszrendszer** (fogalma; fejlődése; jellemzői; csoportosítása, vezérlővonalak, a párhuzamos és soros buszok, előnyök, hátrányok, problémák, a PCI és a PCIe busz, az FSB, a HyperTransport és a QPI)
- 12. A processzor részvételével zajló I/O rendszer** (fejlődése, a programozott I/O, a különálló I/O címtér és az I/O port; a memóriában leképezett I/O címtér; I/O csatorna)

13. **Megszakítási rendszer** (fogalma; megszakítási okok és források; a megszakítás folyamata; az egy- és a többszintű megszakítási rendszer; a közvetlen memória-hozzáférés (DMA) fogalma; megvalósítása, működése: blokkos és cikluslopásos üzemmód)
14. **Számítógép architektúrák osztályozása** (Flynn-féle, illetve korszerű osztályozás, a párhuzamos feldolgozás követelményei; adatfüggőségek)
15. **Vezérlésfüggőségek és teljesítmény korlátozó hatásuk csökkentése** (vezérlésfüggőségek fogalma, teljesítmény korlátozó hatása és annak csökkentése, a feltétlen vezérlésátadás, a statikus és dinamikus elágazásbecslés, valamint a spekulatív elágazáskezelés elve)
16. **A futószalag elvű utasítás-végrehajtás** (prefetching, átlapolt utasítás végrehajtás, a futószalag elvű feldolgozás teljesítménye, szűk keresztmetszetek, memória-sávszélesség és elágazások, valamint ezek feloldása, kezelése)
17. **Szuperskalár architektúrák** (működési elvük, jellemzőik, a Harvard architektúra, a regiszter átnevezés és a várakoztatás megvalósítása, a soros konzisztencia biztosítása)
18. **Szál szinten párhuzamos architektúrák** (a szuperskalár processzorok problémái, a többszálú végrehajtás elve és megvalósítása, a teljesítménynövelés foka, a SPARC architektúrák jellemzői)
19. **Folyamat szinten párhuzamos architektúrák** (általános ismertetés, a fejlesztés motivációi, osztályozásuk, jellemzőik, típusok, Amdahl törvénye, felosztás memória hozzáférés alapján és ezek elvi működése, skálázhatóság)
20. **A tranzisztor technológia fejlődése** (Moore törvénye és a modern tranzisztor technológiák, az integrált áramkörök gyártási jellemzői és problémái, a teljesítmény növelésének és a disszipáció kezelésének rendszer szintű kérdései)
21. **Több és sokmagos processzorok** (főbb osztályai, homogén többmagos, heterogén, csatolt elvű többmagos processzorok; a big.LITTLE és a DynamIQ Core Cluster architektúra, a mobil, asztali és laptop, HED és szerver processzorok jellemzői)
22. **Több és sokmagos processzorok memóriakezelése** (a gyorsítótárak hierarchiája, kapcsolat megvalósítása a magokkal és az operatív tárral, a micro-op cache lényege és működése, a Last Level Cache jelentősége, az L4 cache és az e-DRAM bevezetése, a victim cache, az Optane memory feladata és működése)
23. **Grafikus processzorok** (a GPU-k főbb alkalmazási területei, a klasszikus grafikus futószalag a GPGPU-k és a CUDA mikro architektúrája és feldolgozási paradigmái, a SIMD architektúra és az SSE utasításkészlet fejlődése, a beépített GPU-k szerepe és következményei a többmagos processzoroknál)
24. **A virtualizáció processzor szintű támogatása** (a virtualizáció alapelvei, szintjei és azok jellemzői, a különböző technikák összehasonlítása)

- 25. Több és sokmagos processzorok energia gazdálkodása** (a disszipáció kezelésének kérdései, a mobil processzorok energia gazdálkodásának jellegzetességei, az áramköri szinten használt eljárások, óra- és tápfeszültség kapuzás, a platform szintű disszipáció kezelés fő céljai és eljárásai)
- 26. Több és sokmagos processzorok topográfiai fejlődése** (a magok száma és a topográfia közötti összefüggések, a különböző topográfiák előnyei és hátrányai, a topográfia hatása a teljesítményre, a cache koherencia biztosítására)
- 27. Több és sokmagos processzorok I/O kezelése** (az I/O eszközök csatlakoztatási problémái, alternatívái és fejlődése, mobil processzorok I/O kezelése)